

T3

PP 201 D. Johnson  
12/28/99  
Priority Papers  
PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of  
Yuji HISAKADO et al.  
Serial No.: 09/210,807  
Filed: December 15, 1998  
For: OPTICAL DISK DEVICE



Group Art Unit:  
Examiner:

RECEIVED  
RECEIVED  
JAN 28 1999 MAR 23 1999  
Group 2700 Group 2700

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following country is hereby requested for the above-identified application and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appln. No. 9-343496, filed December 15, 1997

In support of this claim, a certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,  
PARKHURST & WENDEL, L.L.P.

Date

Dec 28, 1998

RWP/ak

Attorney Docket No. YMOR:112  
PARKHURST & WENDEL, L.L.P.  
1421 Prince Street, Suite 210  
Alexandria, Virginia 22314-2805  
Telephone: (703) 739-0220

Roger W. Parkhurst  
Registration No. 25,177

PLEASE ACCEPT THIS AS  
AUTHORIZATION TO DEBIT  
OR CREDIT FEES TO  
DEP. ACCT. 16-0331  
PARKHURST & WENDEL

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
this Office.

願年月日  
Date of Application:

1997年12月15日

RECEIVED

MAR 23 1999

願番号  
Application Number:

平成 9年特許願第343496号 Group 2700

願人  
Applicant(s):

松下電器産業株式会社

RECEIVED

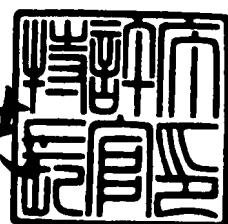
JAN 26 1999

Group 2700

1998年12月11日

特許庁長官  
Commissioner,  
Patent Office

佐山 建志



出証番号 出証特平10-3099295

【書類名】 特許願

【整理番号】 2032490201

【提出日】 平成 9年12月15日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 7/00

【発明の名称】 光ディスク装置

【請求項の数】 13

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 久門 裕二

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 井口 瞳

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 山崎 行洋

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代表者】 森下 洋一

【代理人】

【識別番号】 100068087

【弁理士】

【氏名又は名称】 森本 義弘

【電話番号】 06-532-4025

【手数料の表示】

【予納台帳番号】 010113

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003741

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光ディスク装置

【特許請求の範囲】

【請求項 1】

ディスク上に記録された情報を抽出するための光学的手段と、  
前記光学的手段を制御する制御手段と、  
前記光学的手段により抽出された再生号を最適に 2 値信号に変換するための信号処理手段と、  
ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段と  
を備え、  
前記基準クロック生成手段には、  
前記固定クロックを分周する第 1 の分周器と、  
前記基準クロックを分周する第 2 の分周器と、  
前記第 1 の分周器が出力する分周クロックと前記第 2 の分周器が出力する分周クロックとの位相誤差を検出する位相比較器と、  
前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器と、  
前記電圧または電流制御発振器の発振の中心周波数あるいはゲインを設定する設定手段と  
を備え、前記電圧または電流制御発振器の発振周波数に応じて前記前記信号処理手段の特性を最適に切り換える光ディスク装置。

【請求項 2】

信号処理手段には、再生信号の振幅を一定に制御する A G C 回路を備え、電圧または電流制御発振器の発振周波数に応じて A G C 回路の応答特性を制御する請求項 1 に記載の光ディスク装置。

【請求項 3】

信号処理手段には、再生信号帯域外成分を除去し波形等化を行う波形等化器を備え、電圧または電流制御発振器の発振周波数に応じて前記波形等化器の信号除

去帯域ならびに波形等化特性を切り換える

請求項 1 に記載の光ディスク装置。

【請求項 4】

信号処理手段には、再生信号を 2 値データに変換する 2 値化回路を備え、電圧または電流制御発振器の発振周波数に応じて前記 2 値化回路のデータスライス応答性を切り換える請求項 1 に記載の光ディスク装置。

【請求項 5】

信号処理手段には、2 値化回路が出力する 2 値信号のエッジから所定幅のワンショットパルスを生成するモノマルチバイブレータを備え、前記電圧または電流制御発振器の発振周波数に応じて前記ワンショットパルスのパルス幅を制御する請求項 1 記載の光ディスク装置。

【請求項 6】

ディスク上に記録された情報を抽出するための光学的手段と、  
光学的手段を制御する制御手段と、  
前記光学的手段により抽出された再生信号を最適に 2 値信号に変換する信号処理手段と、

ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段と、

前記再生信号の 2 値化データからクロック成分を抽出するデータクロック抽出手段とを備え、

前記基準クロック生成手段には、

前記固定クロックを分周する第 1 の分周器と、

前記基準クロックを分周する第 2 の分周器と、

前記第 1 の分周器が出力する第 1 の分周クロックと第 2 の分周器が出力する第 2 の分周クロックとの位相誤差を検出する第 1 の位相比較器と、

前記第 1 の位相比較器出力の位相誤差に応じた周波数で発振する第 1 の電圧または電流制御発振器と、

電圧または電流制御発振器の発振の中心周波数を設定する中心周波数設定手段と

を備え、

前記データクロック抽出手段には、前記再生2値データとデータクロックとの位相誤差を検出する第2の位相比較器と、

前記第2の位相比較器出力の位相誤差に応じた周波数で発振する第2の電圧または電流制御発振器と

を備え、

第1の電圧または電流制御発振器と第2の電圧または電流制御発振器との特性を等しく、もしくは相似にすること、さらに第1の電圧または電流制御発振器の発振周波数を、前記第2の電圧制御発振器が参照することを特徴とする光ディスク装置。

【請求項7】

ディスク上に記録された情報を抽出するための光学的手段と、

前記光学的手段を制御する制御手段と、

前記光学的手段により抽出された再生信号を最適に2値信号に変換する信号処理手段と、

ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段と、

前記再生信号の2値化データからクロック成分を抽出するデータクロック抽出手段と

を備え

前記基準クロック生成手段には、

前記固定クロックを分周する第1の分周器と、

前記基準クロックを分周する第2の分周器と、

前記第1の分周器が出力する分周クロックと前記第2の分周器が出力する分周クロックとの位相誤差を検出する位相比較器と、

前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器と、

前記電圧または電流制御発振器の発振の中心周波数あるいはゲインを設定する設定手段

とを備え、

前記データクロック生成手段には、

少なくとも前記電圧または電流制御発振器と等しい特性を有する第2の電圧または電流制御発振器を備え、

さらに、前記データクロック抽出手段の同期状態を検出する同期検出手段を備え、前記同期検出手段の検出状態に応じて前記前記信号処理手段の特性を最適に切り換える光ディスク装置。

【請求項8】 前記信号処理手段には、前記再生信号の振幅を一定に制御するAGC回路を備え、前記電圧または電流制御発振器の発振周波数に応じて前記AGC回路の応答特性を制御することを特徴とする請求項7に記載の光ディスク装置。

【請求項9】 前記信号処理手段には、前記再生信号帯域外成分を除去し波形等化を行う波形等化器を備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記波形等化器の信号除去帯域ならびに波形等化特性を切り換えることを特徴とする請求項7に記載の光ディスク装置。

【請求項10】 前記信号処理手段には、前記再生信号を2値データに変換する2値化回路を備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記2値化回路のデータスライス応答性を切り換えることを特徴とする請求項7に記載の光ディスク装置。

【請求項11】 前記信号処理手段には、前記2値化回路が出力する2値信号のエッジから所定幅のワンショットパルスを生成するモノマルチバイブレータを備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記ワンショットパルスのパルス幅を制御することを特徴とする請求項7に記載の光ディスク装置。

【請求項12】 所定の固定クロックから前記再生信号の基本転送速度に極め

て近い基準クロックを生成する基準クロック生成手段を備え、前記基準クロック生成手段には、前記固定クロックを分周する第1の分周器と、前記基準クロックを分周する第2の分周器と、前記第1の分周器が出力する第1の分周クロックと前記第2の分周器が出力する第2の分周クロックとの位相誤差を検出する位相比較器と、前記位相比較器が検出する位相誤差を電圧または電流量に変換するチャージポンプと、前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器とを備え、前記第1の分周器の分周量に応じて前記基準クロック生成手段のゲインを切り換えることを特徴とする光ディスク装置。

【請求項13】 前記基準クロック生成手段のゲインを、前記チャージポンプの電圧量または電流量で切り換えることを特徴とする請求項12に記載の光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光ディスク装置に関するもので、特に転送レートが変化し得る再生信号処理に関するものである。

【0002】

【従来の技術】

近年のCD-ROMあるいはDVDといった光ディスクメディアの高速再生に伴い、装置においては、高速CAV再生（モータ回転数一定）やCLV再生（再生速度一定）におけるアクセス速度の向上のため、転送レートに依らず、データPLLを同期させてデータを再生するいわゆるジッタフリー再生が不可欠となっている。

【0003】

ジッタフリー再生においては、フィルター、イコライザの設定、AGC回路の応答性、さらには2値化回路の応答性などが、転送レートによって特性が変化して、ジッタマージンが低下してしまうため、ある程度、転送レートに応じて各設定や応答性を切り替えるような操作が必要となる。

## 【0004】

このような問題に対して従来では、CAV再生においてはディスク全体をデータのアドレスによって複数のゾーンに分割し、それぞれのゾーン毎に上記の設定、応答性を切り替えるような構成としたり、CLV再生では、2値化データの特殊パターンの幅から転送レートを算出し、その結果に応じて上記の設定、応答性を切り替えるような構成にしていた。

## 【0005】

## 【発明が解決しようとする課題】

上記従来例のような構成では、より最適な設定をするためにはより細かくゾーン分割をする必要があり、それにより処理、管理規模が増大する。また、転送レートの検出回路などの回路規模が増大する。さらには、例えばDVD-RAMのような記録可能メディアの特に未記録領域に対して、処理が不可能となる。

## 【0006】

## 【課題を解決するための手段】

本発明のディスク装置は、ディスク上に記録された情報を抽出するための光学的手段と、前記光学的手段により抽出された再生信号を最適に2値信号に変換するための信号処理手段と、ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段とを備え、前記基準クロック生成手段は、前記基準クロックの生成のために内蔵する電圧または電流制御発振器の発振周波数に応じて前記前記信号処理手段のフィルター、イコライザの設定、AGC回路の応答性、2値化回路の応答性などの特性を最適に切り換えるように構成されている。

## 【0007】

これにより、基準クロックの発振周波数に応じた最適な信号処理特性で動作させることができ、また可変データ転送レートであっても、その転送レートに応じた最適な信号処理特性を実現し、より安定したデータ再生が可能となる。

## 【0008】

## 【発明の実施の形態】

本発明の請求項1に記載の発明は、ディスク上に記録された情報を抽出するた

めの光学的手段と、前記光学的手段を制御する制御手段と、前記光学的手段により抽出された再生号を最適に2値信号に変換するための信号処理手段と、ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段とを備え、前記基準クロック生成手段には、前記固定クロックを分周する第1の分周器と、前記基準クロックを分周する第2の分周器と、前記第1の分周器が出力する分周クロックと前記第2の分周器が出力する分周クロックとの位相誤差を検出する位相比較器と、前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器と、前記電圧または電流制御発振器の発振の中心周波数あるいはゲインを設定する設定手段とを備え、前記電圧または電流制御発振器の発振周波数に応じて前記前記信号処理手段の特性を最適に切り換えることを特徴とするものである。

#### 【0009】

本発明の請求項2に記載の発明は、請求項1において、前記信号処理手段には、前記再生信号の振幅を一定に制御するA G C回路を備え、前記電圧または電流制御発振器の発振周波数に応じて前記A G C回路の応答特性を制御することを特徴とするものである。

#### 【0010】

本発明の請求項3に記載の発明は、請求項1において、前記信号処理手段には、前記再生信号帯域外成分を除去し波形等化を行う波形等化器を備え、前記電圧または電流制御発振器の発振周波数に応じて前記波形等化器の信号除去帯域ならびに波形等化特性を切り換えることを特徴とするものである。

#### 【0011】

本発明の請求項4に記載の発明は、請求項1において、前記信号処理手段には、前記再生信号を2値データに変換する2値化回路を備え、前記電圧または電流制御発振器の発振周波数に応じて前記2値化回路のデータスライス応答性を切り換えることを特徴とするものである。

#### 【0012】

本発明の請求項5に記載の発明は、請求項1において、前記信号処理手段には、前記2値化回路が出力する2値信号のエッジから所定幅のワンショットパルス

を生成するモノマルチバイブレータを備え、前記電圧または電流制御発振器の発振周波数に応じて前記ワンショットパルスのパルス幅を制御することを特徴とするものである。

#### 【0013】

本発明の請求項6に記載の発明は、ディスク上に記録された情報を抽出するための光学的手段と、前記光学的手段を制御する制御手段と、前記光学的手段により抽出された再生信号を最適に2値信号に変換するための信号処理手段と、ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段と、前記再生信号の2値化データからクロック成分を抽出するデータクロック抽出手段とを備え、前記基準クロック生成手段には、前記固定クロックを分周する第1の分周器と、前記基準クロックを分周する第2の分周器と、前記第1の分周器が出力する第1の分周クロックと第2の分周器が出力する第2の分周クロックとの位相誤差を検出する第1の位相比較器と、前記第1の位相比較器出力の位相誤差に応じた周波数で発振する第1の電圧または電流制御発振器と、前記電圧または電流制御発振器の発振の中心周波数を設定する中心周波数設定手段とを備え、前記データクロック抽出手段には、前記再生2値データとデータクロックとの位相誤差を検出する第2の位相比較器と、前記第2の位相比較器出力の位相誤差に応じた周波数で発振する第2の電圧または電流制御発振器とを備え、前記第1の電圧または電流制御発振器と前記第2の電圧または電流制御発振器との特性を等しく、もしくは相似にすること、さらに前記第1の電圧または電流制御発振器の発振周波数を、前記第2の電圧制御発振器が参照することを特徴とするものである。

#### 【0014】

本発明の請求項7に記載の発明は、ディスク上に記録された情報を抽出するための光学的手段と、前記光学的手段を制御する制御手段と、前記光学的手段により抽出された再生信号を最適に2値信号に変換するための信号処理手段と、ある固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段と、前記再生信号の2値化データからクロック成分を抽出するデータクロック抽出手段とを備え前記基準クロック生成手段には、前記

固定クロックを分周する第1の分周器と、前記基準クロックを分周する第2の分周器と、前記第1の分周器が出力する分周クロックと前記第2の分周器が出力する分周クロックとの位相誤差を検出する位相比較器と、前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器と、前記電圧または電流制御発振器の発振の中心周波数あるいはゲインを設定する設定手段とを備え、前記データクロック生成手段には、少なくとも前記電圧または電流制御発振器と等しい特性を有する第2の電圧または電流制御発振器を備え、さらに、前記データクロック抽出手段の同期状態を検出する同期検出手段を備え、前記同期検出手段の検出状態に応じて前記前記信号処理手段の特性を最適に切り換えることを特徴とするものである。

#### 【0015】

本発明の請求項8に記載の発明は、請求項7において、前記信号処理手段には、前記再生信号の振幅を一定に制御するA G C回路を備え、前記電圧または電流制御発振器の発振周波数に応じて前記A G C回路の応答特性を制御することを特徴とするものである。

#### 【0016】

本発明の請求項9に記載の発明は、請求項7において、前記信号処理手段には、前記再生信号帯域外成分を除去し波形等化を行う波形等化器を備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記波形等化器の信号除去帯域ならびに波形等化特性を切り換えることを特徴とするものである。

#### 【0017】

本発明の請求項10に記載の発明は、請求項7において、前記信号処理手段には、前記再生信号を2値データに変換する2値化回路を備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記2値化回路のデータスライス応答性を切り換えることを特徴とするものである。

#### 【0018】

本発明の請求項11に記載の発明は、請求項7において、前記信号処理手段には、前記2値化回路が出力する2値信号のエッジから所定幅のワンショットパルスを生成するモノマルチバイブレータを備え、前記基準クロック生成手段が有する電圧または電流制御発振器の発振周波数、あるいは前記データクロック抽出手段が有する電圧または電流制御発振器の発振周波数に応じて前記ワンショットパルスのパルス幅を制御することを特徴とするものである。

## 【0019】

本発明の請求項12に記載の発明は、所定の固定クロックから前記再生信号の基本転送速度に極めて近い基準クロックを生成する基準クロック生成手段を備え、前記基準クロック生成手段には、前記固定クロックを分周する第1の分周器と、前記基準クロックを分周する第2の分周器と、前記第1の分周器が出力する第1の分周クロックと前記第2の分周器が出力する第2の分周クロックとの位相誤差を検出する位相比較器と、前記位相比較器が検出する位相誤差を電圧または電流量に変換するチャージポンプと、前記位相比較器出力の位相誤差に応じた周波数で発振する電圧または電流制御発振器とを備え、前記第1の分周器の分周量に応じて前記基準クロック生成手段のゲインを切り換えることを特徴とするものである。

## 【0020】

本発明の請求項13に記載の発明は、請求項12において、前記基準クロック生成手段のゲインを、前記チャージポンプの電圧量または電流量で切り換えることを特徴とするものである。

## 【0021】

以下、本発明の実施の形態について、図1～図12を用いて説明する。

## (実施の形態1)

図1は、本発明の第1の実施の形態にかかる光ディスク装置の信号処理に関する構成を示すブロック図である。

## 【0022】

図1において、101は光ディスク、102は光ディスク101からの戻り光を検出し、電気信号に変換する光ヘッド、103は光ヘッド102の電気信号を

加算などにより再生信号を生成するプリアンプ、104は再生信号の振幅変動を吸収し、振幅を一定に保つA G C回路、105は信号帯域外成分と信号の符号干渉を除去する波形等化回路、106は波形等化された再生信号を2値のデジタル信号に変換する2値化回路、107は2値化された再生信号からクロック成分を抽出し、それらを同期化してリードデータおよびデータクロックを生成するデータP L L回路、108はデータP L L回路107により同期化されたリードデータとデータクロックからデータを復調するデータ復調回路、109は光ヘッド102およびモーター110を制御するサーボコントローラである。

## 【0023】

また、111は固定クロックを分周するN分周器、113はN分周器111とM分周器112の位相誤差を検出する位相比較器、114は位相比較器113が検出した位相誤差に応じた電流を出力するチャージポンプ、115はチャージポンプ114の出力電流を平滑し、電圧に変換するローパスフィルター（L P F）、116はL P F111の出力電圧に応じた周波数で発振する電圧制御発振回路（V C O）、117はN設定値およびM設定値に応じた電流を設定する電流設定回路、112はV C O116が出力する基準クロックを分周するM分周器、さらに、118は装置全体を制御するシステムコントローラである。

## 【0024】

ここで、N分周器111、位相比較器113、チャージポンプ114、L P F115、V C O116、M分周器112、電流設定回路117で周波数シンセサイザを構成し、N分周器111およびM分周器112の分周比を変えることでV C O116の発振周波数（基準クロック）を決定する。

## 【0025】

この基準クロックは、通常、再生信号の転送レートに極めて近い周波数で発振するように、N分周器111およびM分周器112の分周比を決定するため、この発振周波数をA G C回路104、波形等化回路105、2値化回路106、データP L L回路107に参照させることにより、各回路を転送レートに近い最適設定で動作させることが可能となる。

## 【0026】

図2は、周波数シンセサイザのVCO116の回路構成例である。LPF115の出力電圧が電圧制御発振器116の制御電圧となる構成となる。

以下に、回路構成と動作を詳細に説明する。

【0027】

電流制御発振器205の発振周波数を決定するのがM設定値およびN設定値である。これらは、例えば7ビットのデジタル値によって制御され、発振周波数f0は、固定クロックの周波数をf1とすると、

$$f_0 = (M/N) \cdot f_1$$

の周波数でループがかかるよう動作する。

【0028】

即ち、M/Nの比で周波数が変化するため、M/N除算回路201にて得た演算結果をD/Aコンバータ202で電流に変換する。また、制御電圧はVI変換回路203で電流値に変換される。これらのM/Nに応じた電流と、制御電圧を変換した電流とを乗算/加算回路204にて乗算および加算することにより、図3に示すように、制御電圧に対する制御電流206あるいは発振周波数の変換比と、発振周波数が常に制御電圧の中心値、例えば1.8Vになるように制御する。図3では、制御電圧対制御電流、および制御電圧対発振周波数を表している。なお、一例として20MHz、40MHzで発振するよう設定した場合の特性を示している。

【0029】

制御電流206は電流ミラーされ、そのまま電流制御発振器205の制御電流となる。この電流制御発振器205は、基本的にはマルチバイブレータである。発振周波数は、コンデンサ207を通過する電流とその容量値によって決定されるようになり、制御電流を206をI、発振周波数をf0、コンデンサ207の容量をC、トランジスタのベース-エミッタ電圧をVBEとすると、

$$f_0 = I / (4 \cdot C \cdot VBE)$$

で発振し、発振周波数f0は制御電流と比例関係となる。

【0030】

即ち、制御電流206の電流値が発振周波数に応じた電流であるため、この電

流をさらにミラーして、AGC回路104、波形等価回路105、2値化回路106、データPLL回路107に伝送する（参照電流A、B、C、D）。これにより、各回路に発振周波数の情報を参照させることができとなる。

#### 【0031】

また、Nの設定値を変えてN分周器111の分周比を変えると、位相比較器113の比較回数が増加してチャージポンプ114の出力ゲインが変化し、結果としてループゲインが変化してしまう。そのため、N分周器111の分周設定に比例して、チャージポンプ114の電流値を変化させるようにすれば、設定値によらずループゲインが一定となり、常に安定したシンセサイザのPLL制御が可能となる。

#### 【0032】

図4は、AGC回路104の回路構成例を示す図である。図4において、401は制御電圧411の値に応じてゲインが変化する可変ゲインアンプ、402は可変ゲインアンプ401の出力信号を整流する全波整流回路、403は整流された信号のエンベロープを検出するエンベロープ検波回路、404はコンパレータ、405はコンパレータ404のスライスレベルを設定するレベル設定回路、406はアナログスイッチ、407、408は電流源、409は制御電圧411を生成するチャージコンデンサ、410は参照電流Aの電流をミラーするカレントミラー回路である。

#### 【0033】

次に、図4のAGC回路の動作を説明する。

可変ゲインアンプ401の出力を全波整流回路402で整流、エンベロープ検波回路403で検波することにより、再生信号の振幅を検出する。さらに、レベル設定回路405で設定された振幅レベルとコンパレータ404で比較することで、再生信号振幅の所定の振幅に対する大小を判別する。再生信号振幅が大の場合コンパレータ404の出力がHレベルとなり、スイッチ406により電流源408が選択され、コンデンサ409から電流を引き出して制御電圧411を下げ、可変ゲインアンプ401のゲインを下げる方向に動作する。再生振幅が小の場合は、その逆で、電流源407からコンデンサ409に電流が供給され、制御電

圧411を上げ、可変ゲインアンプ401のゲインを上げるよう動作する。

【0034】

ここで、参照電流Aの電流量に応じて電流源407および電流源408の電流量が変化する。参照電流Aは周波数シンセサイザのVCO116の発振周波数と比例しているため、発振周波数が高い時は電流が増加し、コンデンサ409のチャージ、ディスチャージ時間が速くなり、AGC回路の応答が速くなる。発振周波数が低い場合は、その逆となり、即ち、発振周波数に応じたAGCの応答性制御が可能となる。

【0035】

図5は波形等化回路105の回路構成を示す図である。

回路は簡単のため、2次のローパスフィルターを示している。構成は、カットオフ周波数を変化できるようにトランスコンダクタンスアンプ(gmアンプ)501、502とコンデンサ503、504を用いたRCフィルタと、出力バッファ505、参照電流Bをミラーするカレントミラー回路506である。ここで、gmアンプ501、502は電流値によってコンダクタンスが変化するため、電流値が大になるとカットオフ周波数が高くなる。従って、参照電流Bをミラーしてgmアンプ501、502の制御電流に用いることにより、周波数シンセサイザのVCO116の発振周波数と比例したカットオフ周波数を有する波形等化回路のフィルターとなる。

【0036】

なお、フィルターの次数を高くした場合にも、同様にgmアンプとコンデンサにより構成したフィルターをオペアンプを付加して従属接続することにより、同様の効果を得られる。

【0037】

図6は2値化回路106の回路構成の一例を示す。

図6に示すように、再生信号を2値化するコンパレータ601と、コンパレータ601の出力結果に応じてスライスレベルを制御するように、差動アンプ602、積分器603、積分の時定数を決定するgmアンプ604によって構成している。gmアンプ604は電流によってそのコンダクタンスが変化するため、そ

の制御電流はVCO116の参照電流Cをカレントミラー回路606にてミラーして用いるようとする。それにより、VCO116の発振周波数が高いとき、即ち、再生信号の転送レートが速い場合には、コンダクタンスが大となり、積分器603のコンデンサの流入電流が大となるため、系の応答が速くなるように動作する。転送レートが遅い場合には、その逆の動作となり、即ち、転送レートに応じた最適な2値化応答が実現できる。

## 【0038】

コンパレータ601によって得られたPWMの2値化信号を転送レートに応じたパルス幅を持ったワンショットパルスに変換するのが、ワンショットパルス生成回路605である。その構成例を図7に示す。

## 【0039】

図7において、701はコンパレータ出力を遅延する遅延回路、702はEX-NOR回路、703、704はNAND回路、705はコンデンサ、706は参照電流Cの電流量に比例して電流値が変化する電流源である。

## 【0040】

この回路は、コンパレータ601の出力が、立ち上がりエッジおよび立ち下がりエッジ共に情報を有するため、両エッジに対して一定幅のパルスを出力するようなモノマルチバイブレータである。

## 【0041】

パルス幅は、コンデンサ705の容量値と、電流源706の電流値で決定され、電流値が多いほど、即ち周波数シンセサイザのVCO116の発振周波数が高いほど短いパルス幅となる。これにより、転送レートに応じたパルスが2値化データとしてデータPLL回路107へ出力され、データPLL回路107の出力であるリードデータを生成するために2値化データのデータクロックでの打ち抜きミスを回避することができる。

## 【0042】

図8はデータPLL回路107の構成を示す。

図8において、801は2値化データとデータクロックとの位相差を検出する位相比較器、802は位相比較器801の出力結果に応じて電流の吐き出しあよ

び吸い込みを行うチャージポンプ、803はチャージポンプの電流量に応じて電圧変換と平滑化の役割をするローパスフィルター、804はローパスフィルターに現れる電圧に応じた発振周波数で発振するVCOである。この図8に示すデータPLL回路では、周波数シンセサイザのVCO116からの参照電流Dによって、VCO804の発振中心周波数とゲインを変えるようとする。

## 【0043】

図9はデータPLL回路のVCO回路804の構成を示す。

901は周波数シンセサイザからの参照電流Dをミラーするカレントミラー回路、902はVCOの制御電圧を電流に変換するVI変換回路、903は乗算/加算回路であり、シンセサイザの発振周波数に応じた参照電流Dから、中心周波数および電流-発振周波数の変換ゲインをシンセサイザのそれと同一になるよう演算し、電流制御発振器905の制御電流(904)として出力する。906はバッファ、907は2値化データをデータクロックで同期化してリードデータを生成するフリップフロップ、908は反転バッファである。なお、電流制御発振器905の回路およびその特性はシンセサイザのそれと同等である。

## 【0044】

このようにシンセサイザの特性と同一にし、発振電流を参照することにより、データPLLにおいても発振中心周波数に対して2分の1~2倍の周波数までは発振可能となる。これは、例えば現行の光ディスクメディアの一つであるDVD-ROMのCAV再生においては、最内周と最外周とのレート差が約2.6倍であるが、このCAV再生の全範囲の発振も可能である。さらに、2倍回転数でのCAV再生においても、シンセサイザの発振周波数を2倍にすることにより、同様に可能となる。

## 【0045】

## (実施の形態2)

図10は本発明の第2の実施の形態の光ディスク装置を示す。

図10において、101は光ディスク、102は光ディスク101からの戻り光を検出し、電気信号に変換する光ヘッド、103は光ヘッド102の電気信号を加算などにより再生信号を生成するプリアンプ、104は再生信号の振幅変動

を吸収し、振幅を一定に保つA G C回路、105は信号帯域外成分と信号の符号干渉を除去する波形等化回路、106は波形等化された再生信号を2値のデジタル信号に変換する2値化回路、1001は2値化された再生信号からクロック成分を抽出し、それらを同期化してリードデータおよびデータクロックを生成するデータP L L回路、108はデータP L L回路1001により同期化されたりードデータとデータクロックからデータを復調するデータ復調回路、109は光ヘッド102およびモーター110を制御するサーボコントローラである。

## 【0046】

また、111は固定クロックを分周するN分周器、113はN分周器111とM分周器112の位相誤差を検出する位相比較器、114は位相比較器113が検出した位相誤差に応じた電流を出力するチャージポンプ、115はチャージポンプ114の出力電流を平滑し、電圧に変換するローパスフィルター（L P F）、1002はL P F111の出力電圧に応じた周波数で発振する電圧制御発振回路（V C O）、117はN設定値およびM設定値に応じた電流を設定する電流設定回路、112はV C O1002が出力する基準クロックを分周するM分周器、さらに、118は装置全体を制御するシステムコントローラである。

## 【0047】

ここで、N分周器111、位相比較器113、チャージポンプ114、L P F115、V C O1002、M分周器112、電流設定回路117で周波数シンセサイザを構成し、N分周器111およびM分周器112の分周比を変えることでV C O1002の発振周波数（基準クロック）を決定する。また、1003はデータP L L回路1001が出力するデータクロックとリードデータとの同期状態を検出するデータ同期検出回路である。

## 【0048】

データ同期検出回路1003は、例えば、リードデータ中に含まれるデータの復調同期をとるためのS Y N Cマークの検出割合に応じてデータP L L回路1001が同期しているか否かを判断する。また、S Y N Cマークを連続して所定個数検出できれば同期していると判断し、連続して所定個数検出できなければ同期していないと判断するような構成にしてもよい。

## 【0049】

ここで、A G C回路104、波形等化回路105、2値化回路106は第1の実施の形態で示した回路と同様であるので、説明を省略する。

図11は周波数シンセサイザのV C O 1 0 0 2の構成を示す構成ブロック図である。M/N除算回路201、D/Aコンバータ202、V I変換回路203、乗算/加算回路204、電流制御発振器205は図2に示したものと同一である。

## 【0050】

また、M U X 1、M U X 2、M U X 3はそれぞれ参照電流A、参照電流B、参照電流Cの選択元を切り換えるアナログマルチプレクサであり、参照電流A、参照電流B、参照電流Cはそれぞれ、A G C回路104、波形等化回路105、2値化回路106へ供給する。これらのM U X 1、M U X 2、M U X 3の切り換えはデータ同期検出回路1003からの制御信号（電流切換信号）で行い、データ同期検出回路1003が同期状態であると判断しているときには、参照電流A1、参照電流B1、参照電流C1が選択されるように動作する。また、参照電流A1、参照電流B1、参照電流C1は後述するデータP L L回路1001から供給される。

## 【0051】

データ同期検出回路1003は、例えば、リードデータ中に含まれるデータの復調同期をとるためのS Y N Cマークの検出割合に応じてデータP L L回路1001が同期しているか否かを判断する。また、S Y N Cマークを連続して所定個数検出できれば同期していると判断し、連続して所定個数検出できなければ同期していないと判断するような構成にしてもよい。また、R A Mメディアのように未記録領域が存在するディスクに対しては、アドレスマークの検出によって同期状態を判断するようにすればよい。

## 【0052】

図12はデータP L L回路1001のV C Oの構成を示す。

基本的な構成は図9に示した構成と同様であり、基本的な説明は省略する。このV C Oの発振周波数は、制御電流1201の電流と、コンデンサ1202の容

量によって決定され、その制御電流1201をミラーすることによって、リードデータの周波数に応じた電流（参照電流A1、B1、C1）を生成することができ、即ち、再生データの転送レートに合った参照電流を作り出すことができる。

【0053】

ただし、データPLLで生成する参照電流A1、B1、C1はデータPLLが同期している場合にしか参照できないため、前述のように同期状態に応じてシンセサイザの参照電流と切り換えるようにする。これにより、データ転送レートに応じた最適なゲインコントロール、波形等化、2値化が実現でき、安定したデータ再生が可能となる。

【0054】

【発明の効果】

以上述べてきたように本発明の光ディスク装置によれば、基準クロックの発振周波数に応じた、最適な信号処理特性、さらに、一定に安定したクロック発振回路のループ特性を得ることが可能となる。

【0055】

また、可変データ転送レートであっても、その時の転送レートに応じた最適な信号処理特性を実現し、より安定したデータ再生が可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に示す光ディスク装置のブロック図

【図2】

第1の実施の形態における周波数シンセサイザのVCOの構成を示す回路ブロック図

【図3】

第1の実施の形態における周波数シンセサイザのVCOの電流対周波数特性図

【図4】

第1の実施の形態におけるAGC回路のブロック図

【図5】

第1の実施の形態における波形等化回路のブロック図

【図6】

第1の実施の形態における2値化回路のブロック図

【図7】

第1の実施の形態におけるワンショットパルス生成回路のブロック図

【図8】

第1の実施の形態におけるデータPLLの回路構成図

【図9】

第1の実施の形態におけるデータPLLのVCOの回路ブロック図

【図10】

本発明の第2の実施の形態に示す光ディスク装置のブロック図

【図11】

第2の実施の形態における周波数シンセサイザのVCOの構成を示す回路ブロック図

【図12】

第2の実施の形態におけるデータPLLのVCOの回路ブロック図

【符号の説明】

101 光ディスク

104 AGC回路

105 波形等化回路

106 2値化回路

107, 1001 データPLL回路

108 データ復調回路

111 N分周回路

112 M分周回路

113 位相比較器

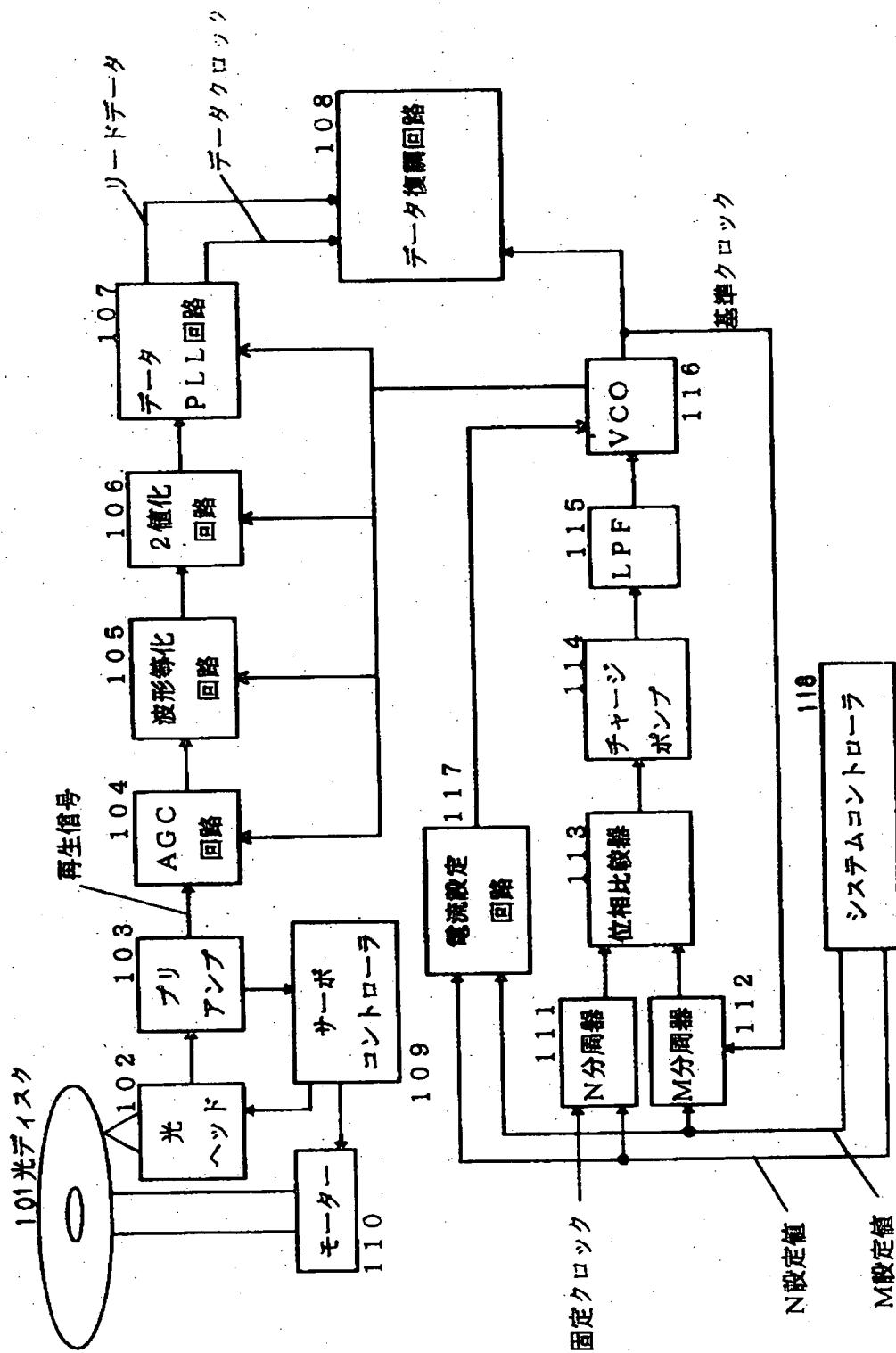
114 周波数シンセサイザのチャージポンプ

116, 1002 周波数シンセサイザのVCO

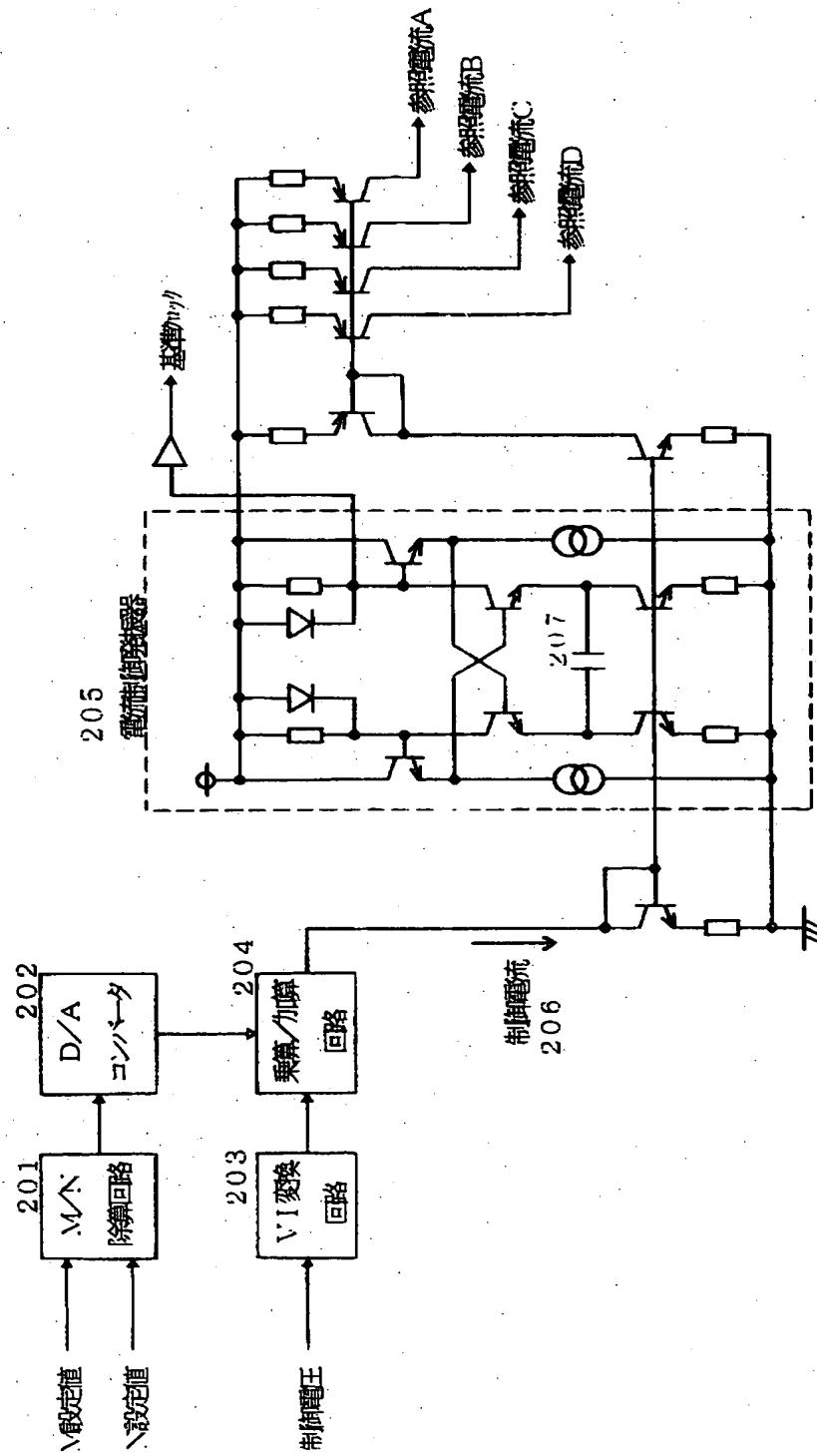
1003 同期検出回路

【書類名】 図面

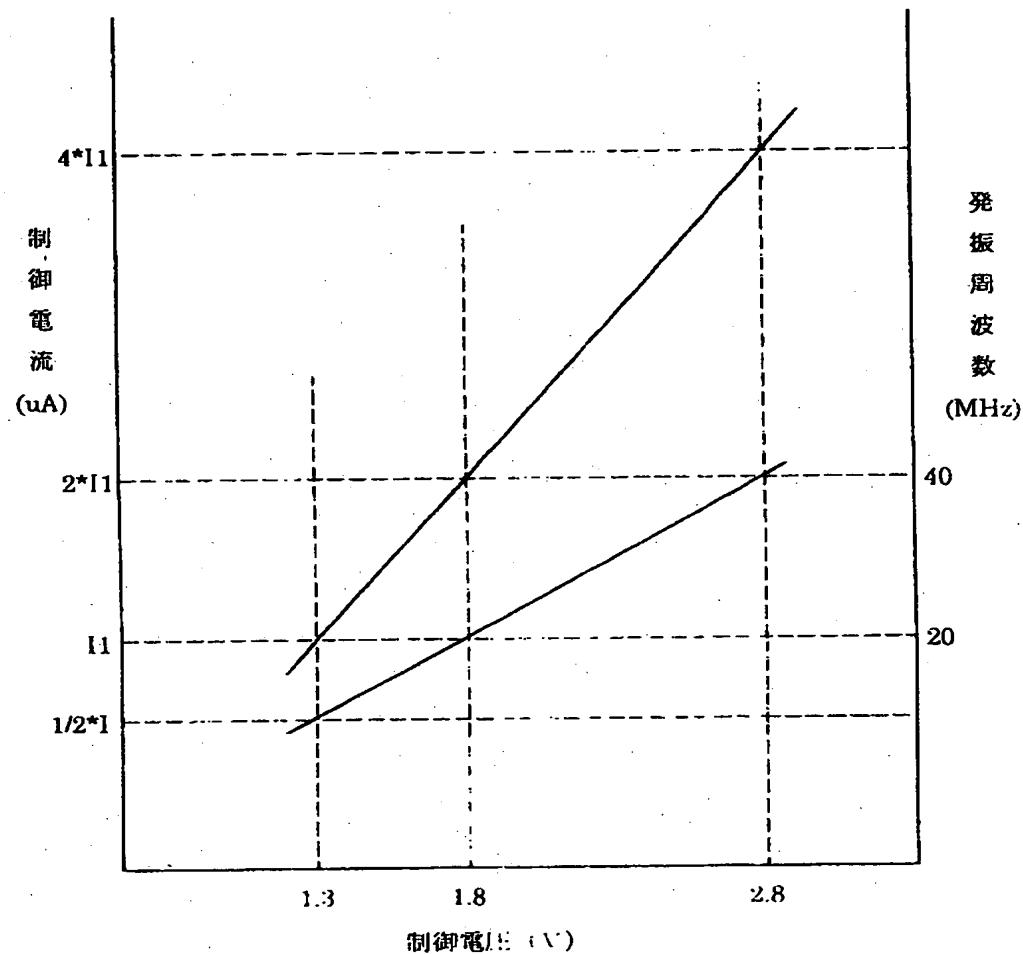
【図1】



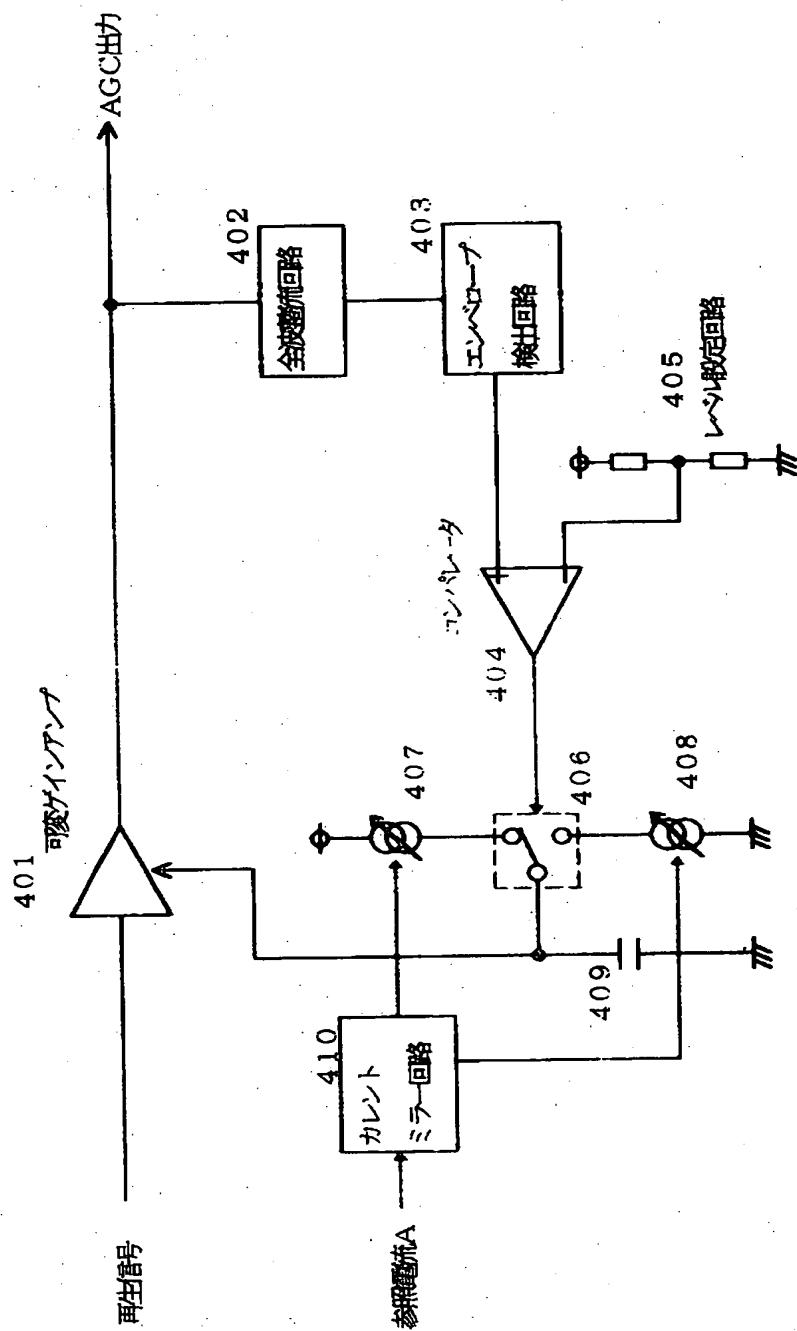
【図2】



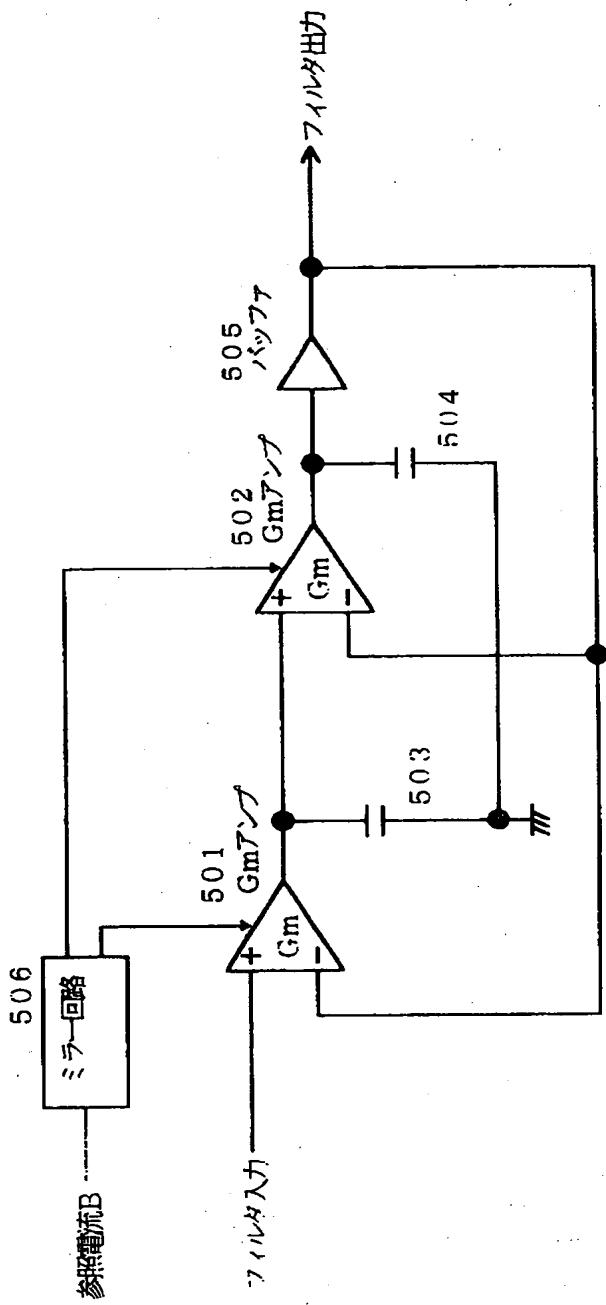
【図3】



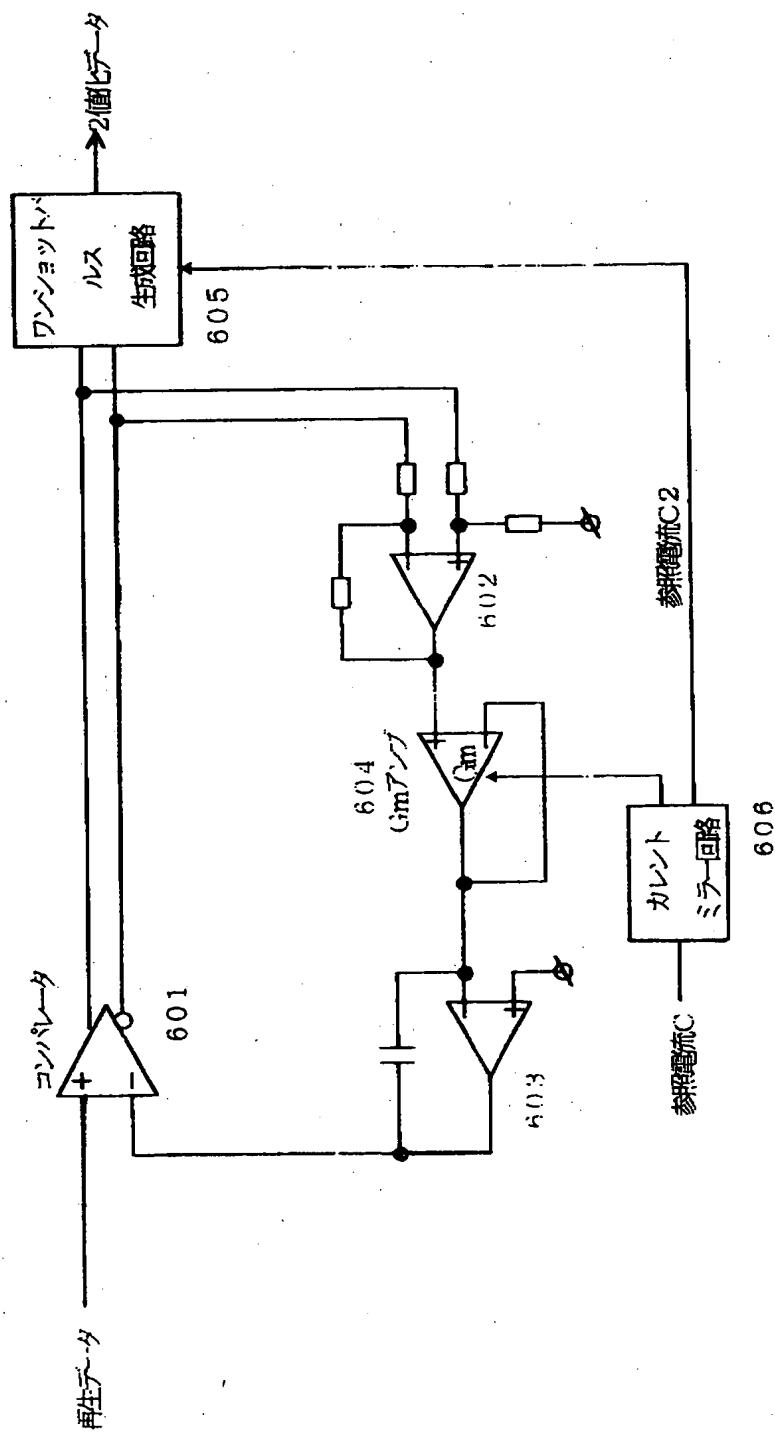
【図4】



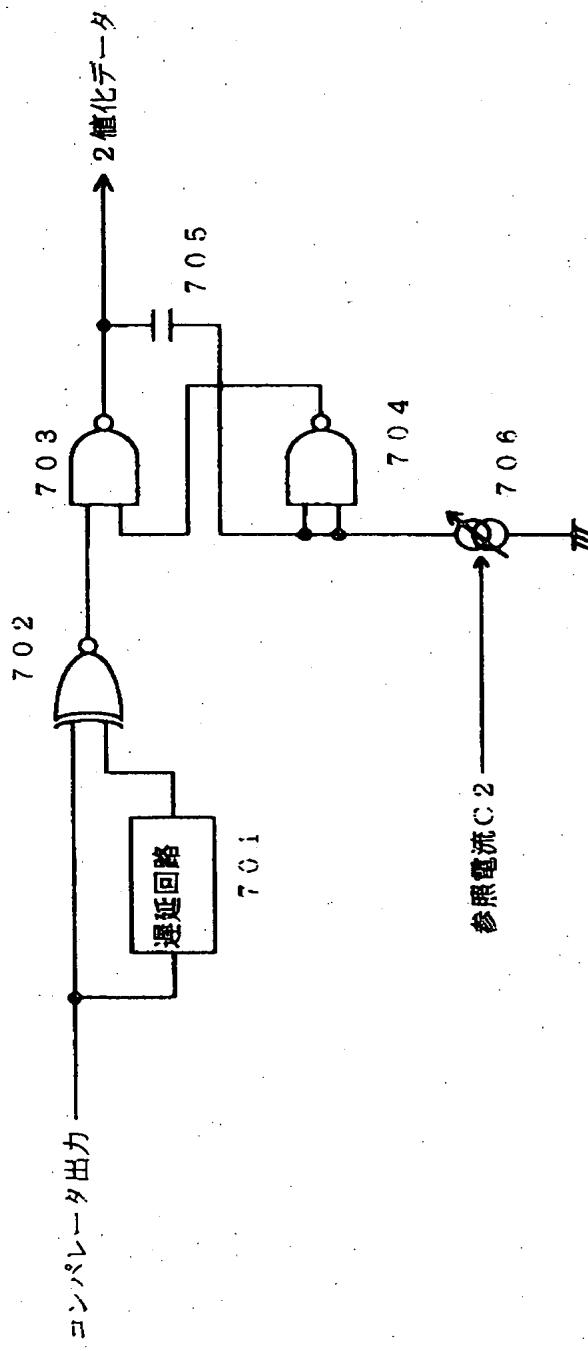
【図5】



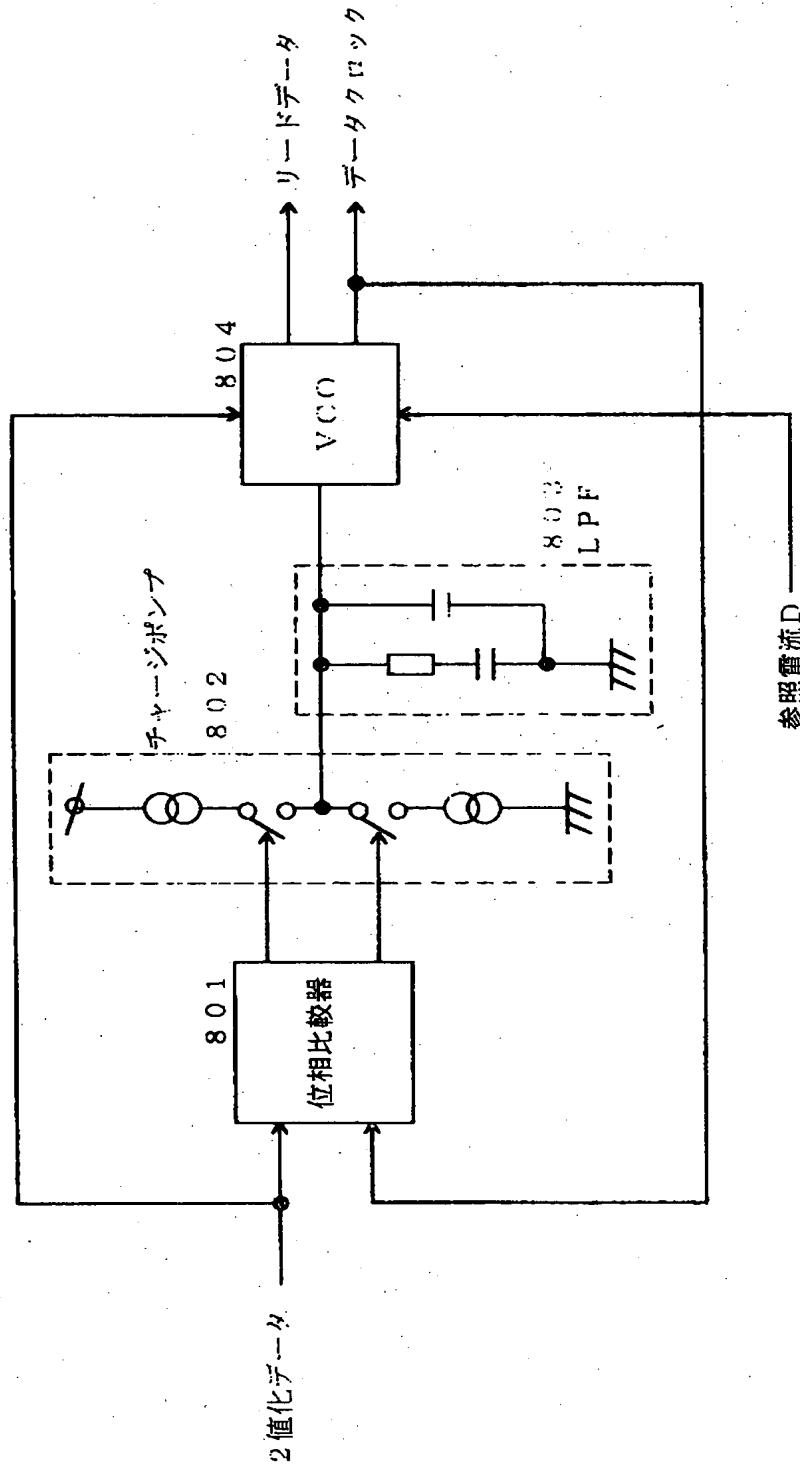
【図6】



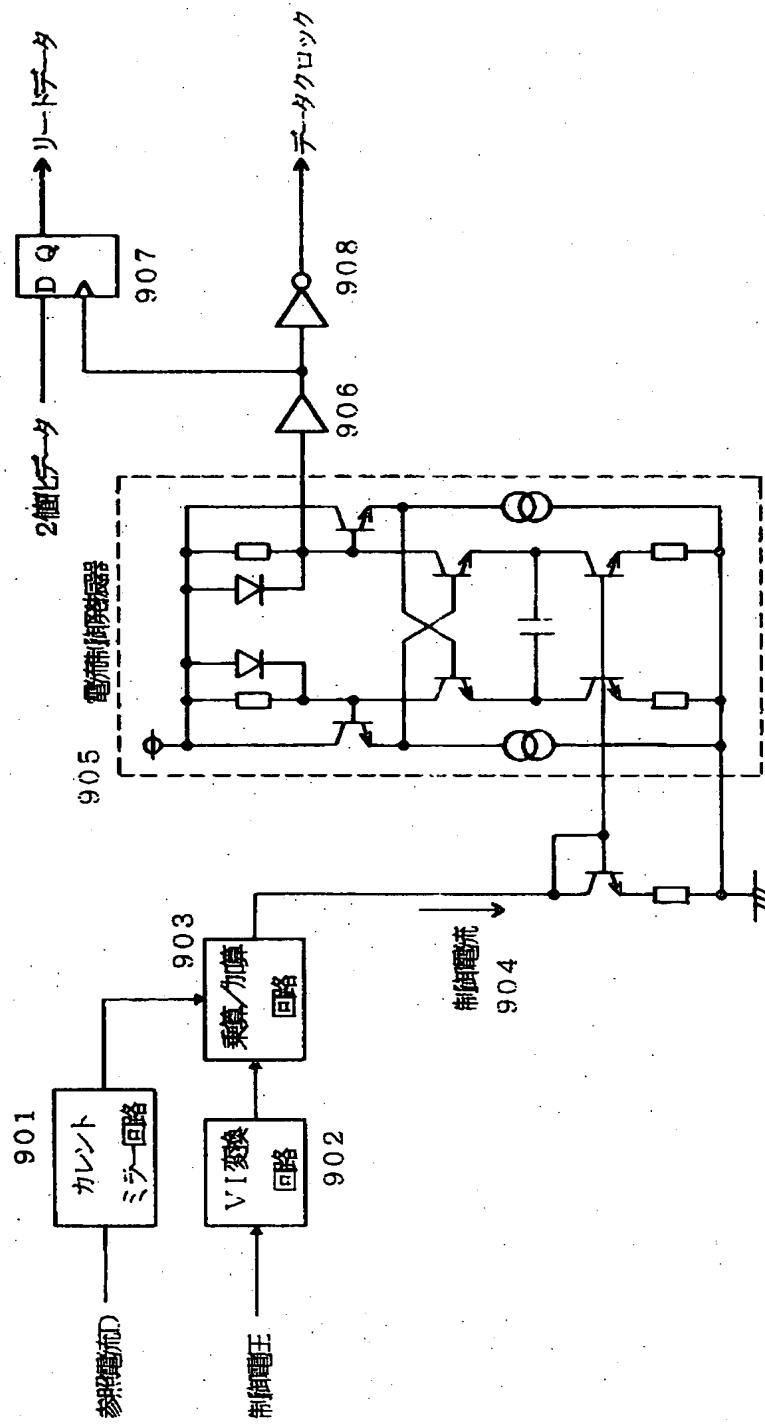
【図7】



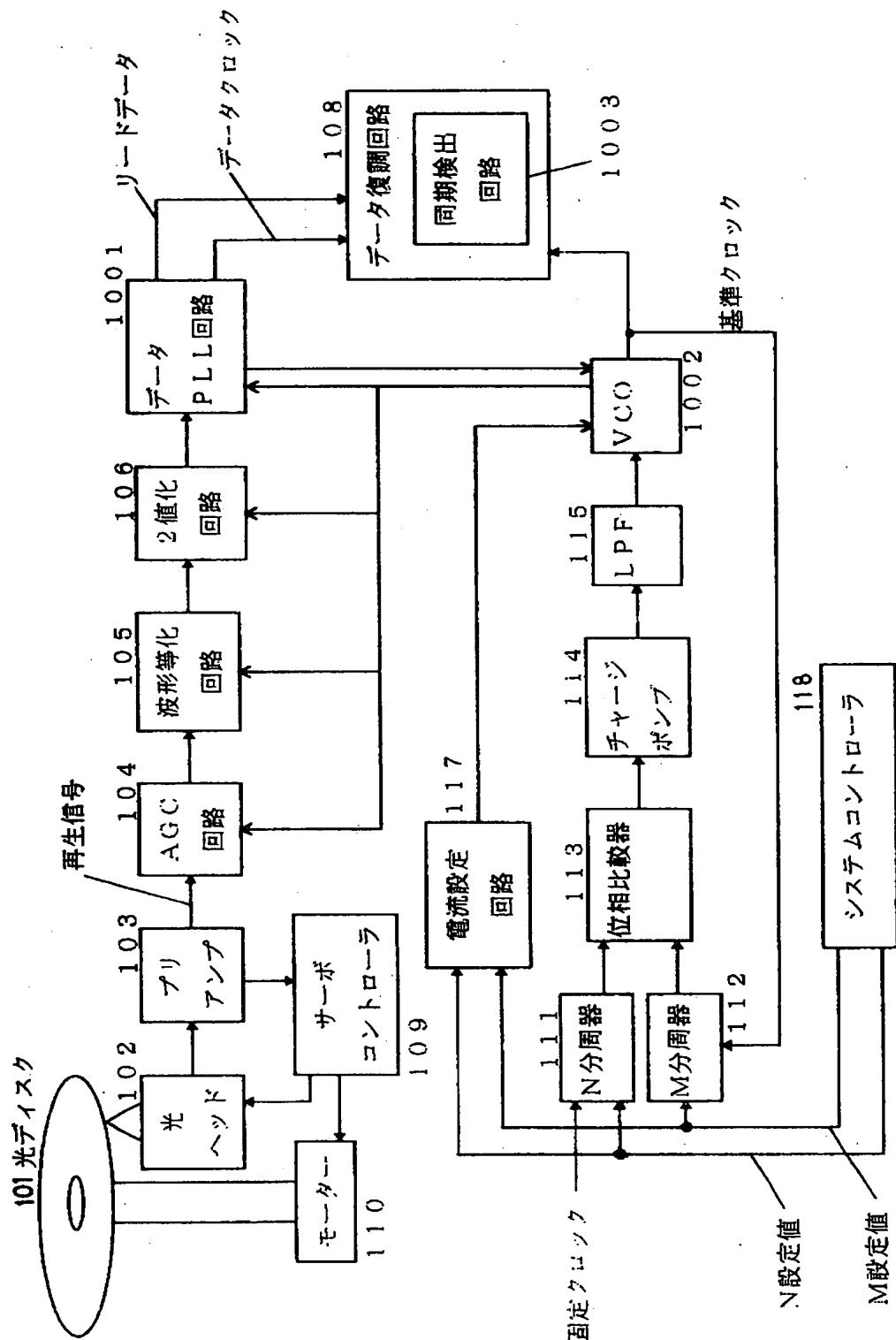
【図8】



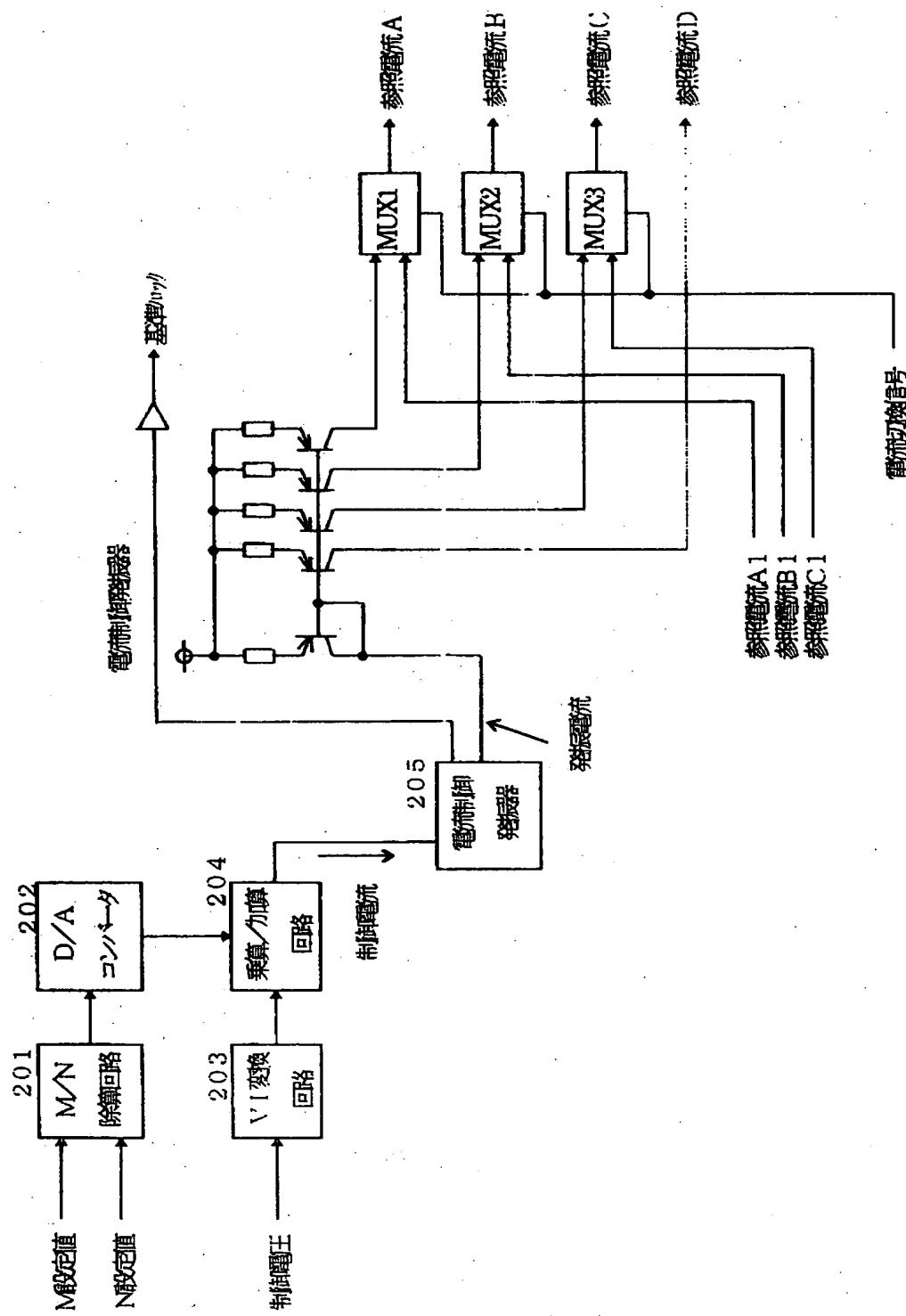
【図9】



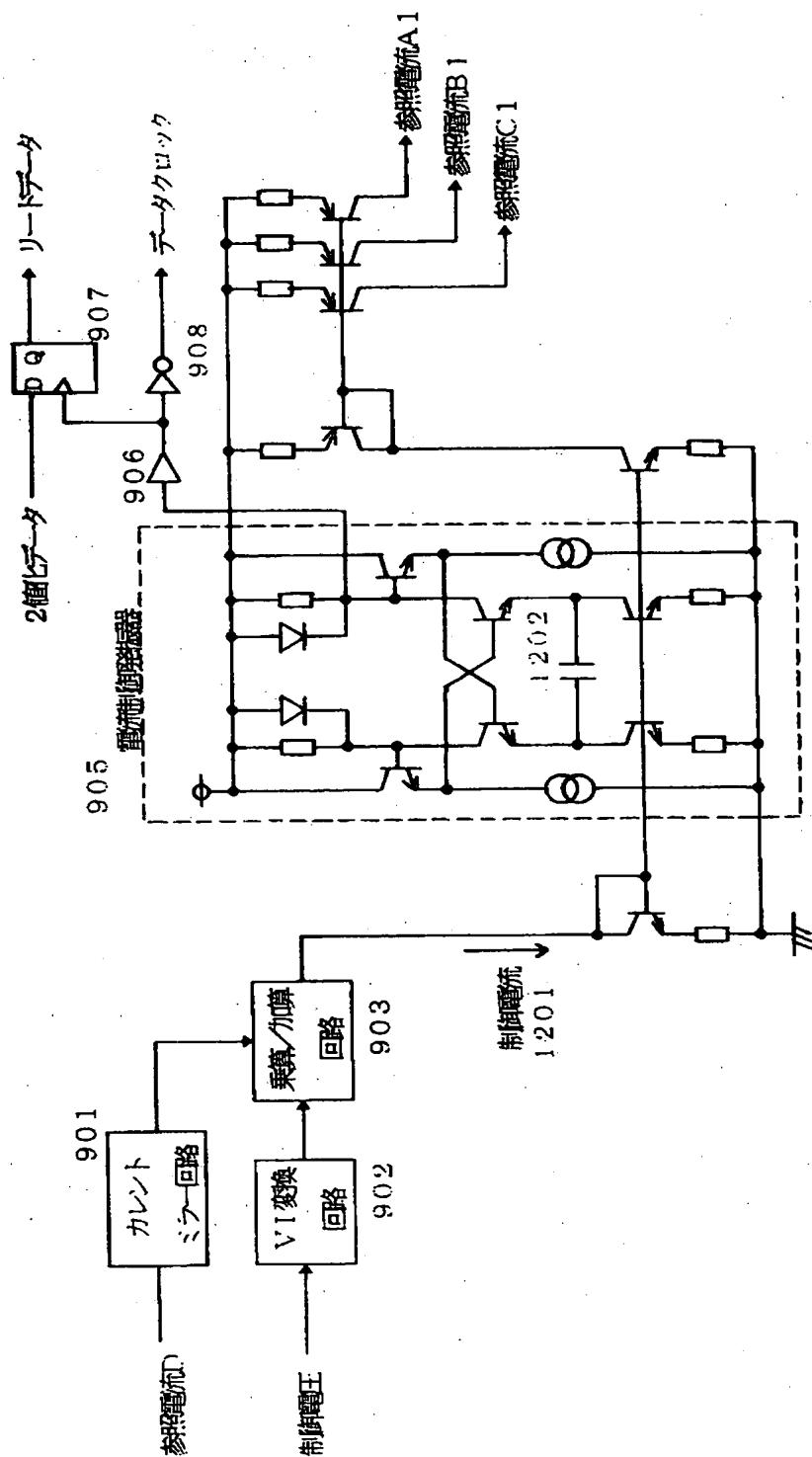
### 【図10】



【図11】



【図12】



【書類名】 要約書

【要約】

【課題】 光ディスク装置の再生信号処理回路において、データを転送レートに依らず再生する場合、A G C、波形等化回路、2値化回路などの設定値に対してデータ周波数が変動するため、最適な再生条件が得られず、ジッタマージンが低下する。

【解決手段】 信号処理回路において、周波数シンセサイザのV C O 1 0 0 2の発振制御電流量を参照してA G C 1 0 4、波形等化回路1 0 5、2値化回路1 0 6などの各設定を制御する。データP L L 1 0 0 1のV C Oと周波数シンセサイザのV C O 1 0 0 2の特性を等くし、それぞれのV C Oの発振制御電流を参照して各設定を制御する構成とし、データP L L 1 0 0 1の同期状態に応じて参照電流を切り替える。また、周波数シンセサイザが常に安定した発振をするループ特性となるように、N分周器1 1 1の分周比に応じてチャージポンプ1 1 4のゲインを調整する。

【選択図】 図10

【書類名】

職権訂正データ

【訂正書類】

特許願

＜認定情報・付加情報＞

【特許出願人】

【識別番号】 000005821

【住所又は居所】 大阪府門真市大字門真1006番地

【氏名又は名称】 松下電器産業株式会社

【代理人】

申請人

【識別番号】 100068087

【住所又は居所】 大阪府大阪市西区西本町1丁目10番10号 西本  
町全日空ビル4階 森本特許事務所

【氏名又は名称】 森本 義弘

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社